RO/KR 0 6 0 8 2004

WIPO PCT



This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호

Application Number 10-2003-0050891

출 원 년 월 일

Date of Application 2003년 07월 24일

JUL 24, 2003

출 원 인 : Applicant(s)

엘지전자 주식회사 LG Electronics Inc.

The state of the s

년 월 <u>2</u>004 08 06

투 허 청

COMMISSIONER問題

PRIORITY DOCUMENT

SUBMITTED OR TRANSMITTED IN COMPLIANCE WITH RULE 17.1(a) OR (b)

출력 일자: 2004/8/13

【서지사항】

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0006

【제출일자】 2003.07.24

【발명의 명칭】 플라즈마 디스플레이 패널의 구동장치 및 구동방법

【발명의 영문명칭】 Apparatus and Method of Driving Plasma Display Panel

【출원인】

【명칭】 엘지전자 주식회사

【출원인코드】 1-2002-012840-3

【대리인】

【성명】 김영호

【대리인코드】 9-1998-000083-1 【포괄위임등록번호】 2002-026946-4

【발명자】

【성명의 국문표기】 이재찬

【성명의 영문표기】LEE, Jae Chan【주민등록번호】740121-1673814

【우편번호】 705-809

【주소】 대구광역시 남구 대명1동 1655-28

【국적】 KR

【발명자】

【성명의 국문표기】 구본철

【성명의 영문표기】K00,Bon Cheol【주민등록번호】680421-1670511

【우편번호】 704-914

【주소】 대구광역시 달서구 본리동 443 현대백조아파트 113동 408호

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의

한 출원심사 를 청구합니다. 대리인

김영호 (인)



[수수료]

【기본출원료】	18	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	5	항	269,000	원
		•		

[합계] 298,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통



【요약서】

[요약]

0050891

본 발명은 소비전력을 감소시킬 수 있도록 한 플라즈마 디스플레이 패널의 구동장치에 관한 것이다.

본 발명의 플라즈마 디스플레이 패널의 구동장치는 외부로부터 입력되는 데이터를 미리저장된 서브필드 패턴에 맵핑하기 위한 서브필드 맵핑부와; 외부로부터 입력되는 데이터에 대응되는 에이피엘(APL)을 계산하고, 계산된 에이피엘에 대응되는 서스테인 필스 수 정보를 생성하는 에이피엘 계산부와; 서브필드 맵핑부로부터 맵핑된 데이터를 입력받고, 서브필드별 데이터의 공급유무에 대응되어 제어신호를 생성하기 위한 로드 검출부와; 서스테인 필스 수 정보및 제어신호에 대응되어 패널로 공급되는 서스테인 필스를 제어하기 위한 파형 발생부를 구비한다.

【대표도】

도 4



【명세서】

【발명의 명칭】

플라즈마 디스플레이 패널의 구동장치 및 구동방법{Apparatus and Method of Driving Plasma Display Panel}

【도면의 간단한 설명】

도 1은 종래의 플라즈마 디스플레이 패널을 개략적으로 나타내는 평면도.

도 2는 도 1에 도시된 셀의 구조를 상세히 나타내는 사시도.

도 3은 종래의 플라즈마 디스플레이 패널의 구동장치를 나타내는 블록도.

도 4는 본 발명의 실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 블록도.

도 5 및 도 6은 도 4의 구동장치에 의하여 제어되는 서스테인 펄스를 나타내기 위한 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

1 : 방전셀 10 : 상부기판

11 : 버스전극 12 : 투명전극

13,17 : 유전체충 14 : 보호막

15 : 격벽 16 : 형광체

18 : 하부기판 30,40 : 입력라인



31A,31B,41A,41B : 역감마 보정부 32,42 : 게인 조정부

33,43 : 오차 확산부 34,44 : 서브필드 맵핑부

35,45 : 데이터 정렬부 36,47 : APL 계산부

37,48 : 파형 발생부 38,49 : 패널

46 : 로드 검출부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 관한 것으로 특히, 소비 전력을 감소시킬 수 있도록 한 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 관한 것이다.

** 플라즈마 디스플레이 패녈(Plasma Display Panel : 이하 "PDP"라 한다)은 가스방전에 의해 발생되는 자외선이 형광체를 여기시킬 때 형광체로부터 발생하는 가시광선을 이용하여 화상을 표시하게 된다. 이러한 PDP는 지금까지 표시수단의 주종을 이루어 왔던 음극선관(Cathode Ray Tube : CRT)에 비해 두께가 얇고 가벼우며, 고선명/대화면의 구현이 가능하다는 장점이 있다.

도 1 및 도 2를 참조하면, 3전극 교류 면방전형 PDP는 상부기판(10) 상에 형성되어진 주 사전극(Y1 내지 Yn) 및 유지전극(Z)과, 하부기판(18) 상에 형성되어진 어드레스전극(X1 내지 Xm)을 구비한다.

출력 일자: 2004/8/13.

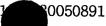
이 PDP의 방전셀들(1)은 주사전극들(Y1 내지 Yn), 유지전극들(Z) 및 어드레스전극들(X1 내지 Xm)의 교차부마다 형성된다.

주사전극(Y1 내지 Yn)과 유지전극(Z) 각각은 투명전극(12)과, 투명전극(12)보다 작은 선폭을 가지며 투명전극의 일측 가장자리에 형성되는 금속버스전극(11)을 포함한다. 투명전극 (12)은 통상 인듐틴옥사이드(Indium-Tin-Oxide: ITO)로 상부기판(10) 상에 형성된다. 금속버스전극(11)은 통상 금속으로 투명전극(12) 상에 형성되어 저항이 높은 투명전극(12)에 의한 전압강하를 줄이는 역할을 한다. 주사전극(Y1 내지 Yn)과 유지전극(Z)이 형성된 상부기판(10)에는 상부 유전체층(13)과 보호막(14)이 적충된다. 상부 유전체층(13) 상에는 플라즈마 방전시발생된 벽전하가 쌓이게 된다. 보호막(14)은 플라즈마 방전시 발생된 벽전하가 쌓이게 된다. 보호막(14)은 플라즈마 방전시 발생된 스퍼터링으로부터 전극들(Y1 내지 Yn, Z)과 상부 유전체층(13)을 보호하고 2차 전자의 방출 효율을 높이게 된다. 이보호막(14)으로는 통상 산화마그네슘(MgO)이 이용된다.

어드레스전극(X1 내지 Xm)은 주사전극(Y1 내지 Yn) 및 유지전극(Z)과 교차되는 방향으로 하부기판(18) 상에 형성된다. 하부기판(18) 상에는 하부 유전체층(17)과 격벽(15)이 형성된다. 하부 유전체층(17)과 격벽(15)의 표면에는 형광체층(16)이 형성된다. 격벽(15)은 스트라이 프 또는 격자형으로 형성되어 방전셀을 물리적으로 구분하여 이웃한 방전셀들(1) 사이의 전기적, 광학적 간섭을 차단한다. 형광체층(16)은 플라즈마 방전시 발생된 자외선에 의해 여기・발광되어 적색, 녹색 또는 청색 중 어느 하나의 가시광선을 발생한다.

상/하부기판(10,18)과 격벽(15) 사이에 마련된 방전셀의 방전공간에는 방전을 위한 He+Xe, Ne+Xe 또는 He+Ne+Xe 등의 불활성 혼합가스가 주입된다.

이러한 PDP는 화상의 계조(Gray Level)를 구현하기 위하여 한 프레임을 발광횟수가 다른 여러 개의 서브필드로 나누어 시분할 구동하고 있다. 각 서브필드는 방전을 균일하게 일으키



기 위한 리셋 기간, 방전셀을 선택하기 위한 어드레스 기간 및 방전횟수에 따라 계조를 구현하는 서스테인 기간으로 나뉘어진다. 예를 들어, 256 계조로 화상을 표시하고자 하는 경우에 1/60 초에 해당하는 프레임 기간(16.67ms)은 8개의 서브필드들로 나누어지게 된다. 아울러, 8개의 서브 필드들 각각은 리셋기간, 어드레스 기간 및 서스테인 기간으로 다시 나누어지게 된다. 여기서, 각 서브필드의 리셋기간 및 어드레스 기간은 각 서브필드마다 동일한 반면에, 서스테인 기간과 그 방전 횟수는 서스테인필스의 수에 비례하여 각 서브필드에서 2m(n=0,1,2,3,4,5,6,7)의 비율로 증가된다. 이와 같이 각 서브필드에서 서스테인 기간이 달라지게 되므로 화상의 계조를 구현할 수 있게 된다.

- <25> 도 3은 종래의 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면이다.
- 도 3을 참조하면, 종래의 PDP의 구동장치는 제1 역감마 조정부(31A)와 데이터 정렬부 (35) 사이에 접속된 게인 조정부(32), 오차확산부(33) 및 서브필드 맵핑부(34)와, 제2 역감마 조정부(31B)와 파형 발생부(37) 사이에 접속된 APL 계산부(36)를 구비한다.
- <27> 제1 및 제2 역감마 보정부(31A, 31B)는 입력라인(30)으로부터의 디지털 비디오 데이터 (RGB)를 역감마보정하여 영상신호의 계조값에 대한 휘도를 선형적으로 변환시킨다.
- 기인 조정부(32)는 적색, 녹색 및 청색의 각 데이터별로 유효이득을 조정하여 색온도를 보상한다.
- 오차 확산부(33)는 게인 조정부(32)로부터 입력되는 디지털 비디오 데이터(RGB)의 양자화 오차를 인접한 셀들로 확산시킴으로써 휘도값을 미세하게 조정하게 된다.
- 서브필드 맵핑부(34)는 오차 확산부(33)로부터 입력된 데이터를 각 비트별로미리 저장된 서브필드 패턴에 맵핑하고 그 맵핑 데이터를 데이터 정렬부(35)에 공급한다.



데이터 정렬부(35)는 서브필드 맵핑부(34)로부터 입력되는 디지털 비디오 데이터를 패널 (38)의 데이터 구동회로에 공급한다. 데이터 구동회로는 패널(38)의 데이터전극들에 접속되어데이터 정렬부(35)로부터 입력되는 데이터를 1 수평라인분씩 래치한 후에 래치된 데이터를 1 수평기간 단위로 패널(38)의 데이터전극들에 공급하게 된다.

APL 계산부(36)는 제2 역감마 보정부(31B)로부터 입력되는 디지털 비디오 데이터(RGB)에 대하여 한 화면 단위로 평균휘도 즉, APL(Avarage Picture Level)을 계산하고 계산된 APL에 대응하는 서스테인 펄스 수 정보를 출력하게 된다.

本형 발생부(37)는 APL 계산부(36)로부터의 서스테인 펄스 수 정보에 응답하여 타이밍 제어신호를 생성하고, 그 타이밍 제어신호를 도시하지 않은 스캔 구동회로와 서스테인 구동회로에 공급한다. 스캔 구동회로와 서스테인 구동회로는 파형 발생부(37)로부터 입력되는 타이밍 제어신호에 응답하여 서스테인기간 동안 패널(38)의 스캔전극들과 서스테인전극들에 서스테인 필스를 공급한다.

이와 같은 종래의 PDP는 서브필드 각각의 로드와 무관하에 APL에 의하여 계산된 서스테인 필스가 방전셀들(1)로 공급된다. 이와 같이 서브필드 각각의 로드와 무관하에 APL에 의하여 결정된 서스테인 필스가 패널(38)로 공급되게 되면 불필요한 소모전력이 낭비되게 된다. 예를 들어, 풀 블랙(Full Black)을 패널(38)에서 표현하는 경우 패널(38)의 각각의 방전셀들 (1)에서는 방전이 발생되지 않는다. 하지만, 이와 같은 경우에도 PDP에서는 각각의 서브필드 마다 서스테인 필스가 공급되고, 이에 따라 불필요한 전력이 낭비되는 문제점이 발생된다. 즉, 종래의 PDP에서는 서스테인 방전이 발생되지 않는 서브필드에도 서스테인펄스를 공급함으로써 많은 소비전력이 소모되게 된다.



【발명이 이루고자 하는 기술적 과제】

따라서, 본 발명의 목적은 소비전력을 감소시킬 수 있도록 한 플라즈마 디스플레이 패널의 구동장치 및 구동방법을 제공하는 것이다.

【발명의 구성】

- 상기 목적을 달성하기 위하여 본 발명의 플라즈마 디스플레이 패널의 구동장치는 외부로부터 입력되는 데이터를 미리 저장된 서브필드 패턴에 맵핑하기 위한 서브필드 맵핑부와; 외부로부터 입력되는 데이터에 대응되는 에이피엘(APL)을 계산하고, 계산된 에이피엘에 대응되는 서스테인 펼스 수 정보를 생성하는 에이피엘 계산부와; 서브필드 맵핑부로부터 맵핑된 데이터를 입력받고, 서브필드별 데이터의 공급유무에 대응되어 제어신호를 생성하기 위한 로드 검출부와; 서스테인 펄스 수 정보 및 제어신호에 대응되어 패널로 공급되는 서스테인 펄스를 제어하기 위한 파형 발생부를 구비한다.
- 생기 로드 검출부는 다수의 서브필드들 중 데이터가 공급되지 않는 서브필드에 대응되어 제어신호를 생성한다.
- 상기 파형 발생부는 제어신호에 대응되는 서브필드의 서스테인 기간동안 서스테인 필스가 공급되지 않도록 제어하고, 그 외의 서브필드의 서스테인 기간동안에는 서스테인 펄스가 공급되도록 제어한다.
- 본 발명의 플라즈마 디스플레이 패널의 구동방법은 다수의 서브필드에서 데이터가 공급되지 않는 특정 서브필드를 체크하는 단계와, 특정 서브필드의 서스테인 기간동안 서스테인 필스가 공급되지 않도록 제어하는 단계를 포함한다.



- 생기 특정 서브필드를 제외한 나머지 서브필드의 서스테인 기간동안에는 서스테인 펄스가 공급된다.
- 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <42> 이하 도 4 내지 도 6을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- 도 4는 본 발명의 실시예에 의한 플라즈마 디스플레이 패널의 구동장치를 나타내는 도면이다.
- 도 4를 참조하면, 본 발명의 PDP의 구동장치는 제 1역감마 조정부(41A)와 데이터 정렬부(45) 사이에 접속된 게인 조정부(42), 오차 확산부(43) 및 서브필드 맵핑부(44)와, 제 2 역감마 조정부(41B)와 파형 발생부(48) 사이에 접속된 APL 계산부(47)와, 서브필드 맵핑부(44)와 파형 발생부(48) 사이에 접속된 로드 검출부(46)를 구비한다.
- 제 1 및 제 2역감마 보정부(41A,41B)는 입력라인(40)으로부터의 디지털 비디오 데이터 (RGB)를 역감마보정하여 영상신호의 계조값에 대한 휘도를 선형적으로 변환시킨다.
- 게인 조정부(42)는 적색, 녹색 및 청색의 각 데이터별로 유효이득을 조정하여 색온도를 보상한다.
- 오차 확산부(43)는 게인 조정부(42)로부터 입력되는 디지털 비디오 데이터(RGB)의 양자화 오차를 인접한 셀들로 확산시킴으로써 휘도값을 미세하게 조정한다.
- 서브필드 맵핑부(44)는 오차 확산부(43)로부터 입력된 데이터를 각 비트별로 미리 저장된 서브필드 패턴에 맵핑하고 그 맵핑 데이터를 데이터 정렬부(45)에 공급한다.

출력 일자: 2004/8/13

데이터 정렬부(45)는 서브필드 맵핑부(44)로부터 입력되는 디지털 비디오 데이터를 패널(49)의 데이터 구동회로에 공급한다. 데이터 구동회로는 패널(49)의 데이터 전극들에 접 속되어 데이터 정렬부(45)로부터 입력되는 데이터를 1수평라인분씩 래치한 후에 래치된 데이터 를 1수평기간 단위로 패널(49)의 데이터 전극들에 공급한다.

APL 계산부(47)는 제 2역감마 보정부(41B)로부터 입력되는 디지털 비디오 데이터(RGB)에 대하여 한 화면 단위로 평균휘도 즉, APL(Average Picture Level)을 계산하고 계산된 APL에 대응되는 서스테인 펄스 수 정보를 출력하게 된다.

조드 검출부(46)는 서브필드 맵핑부(44)에서 맵핑된 데이터의 로드에 대응되어 제어신호를 생성하고, 생성된 제어신호를 파형 발생부(48)로 공급한다. 실제로, 로드 검출부(46)는 서브필드 단위로 데이터의 공급 유/무를 판단하고, 서브필드에 데이터가 공급되지 않을 때 제어신호를 생성하여 파형발생부(48)로 공급한다. 다시 말하여, 로드 검출부(46)는 데이터가 공급되지 않은 서브필드(즉, 서스테인 방전이 발생되지 않는 서브필드)를 검출하고, 검출된 서브필드에 대응되어 제어신호를 생성한다.

작가 파형 발생부(48)는 APL 계산부(47)로부터의 서스테인 펼스 수 정보에 응답하여 타이밍 제어신호를 생성하고, 그 타이밍 제어신호를 도시되지 않은 스캔 구동회로 및 서스테인 구동회로로 공급한다. 스캔 구동회로와 서스테인 구동회로는 파형 발생부(48)로부터 입력되는 타이 밍 제어신호에 응답하여 서스테인 기간동안 패널(49)의 스캔전극들과 서스테인전극들에 서스테인 필스를 공급한다.

한편, 파형 발생부(48)는 로드 검출부(46)로부터 제어신호가 입력될 때 그 제어신호에 대응되는 서브필드의 서스테인 기간동안 서스테인 펄스가 공급되지 않도록 스캔 구동회로 및 서스테인 구동회로를 제어한다. 다시 말하여, 파형 발생부(48)는 로드 검출부(46)로부터 입력



되는 제어신호에 대응되는 서브필드의 서스테인 기간동안 서스테인 펄스가 공급되지 않도록 제어함으로써 불필요한 소비전력이 소모되는 것을 방지하게 된다.

이와 같은 로드 검출부(46) 및 파형 발생부(48)의 동작과정을 도 5를 참조하여 상세히 설명하기로 한다. 먼저, 도 5에서 제 4서브필드(SF4)에는 데이터가 공급되지 않고, 그외의 서 브필드(SF1 내지 SF3, SF5 내지 SFk)에서는 데이터가 공급된다고 가정한다.

작가의 서브필드(SF)에 포함된 리셋기간에는 소정의 초기화필스가 주사전국에 공급되어 방전셀이 초기화된다. 어드레스 기간에는 데이터에 대응되는 데이터필스가 어드레스전국에 공급되어 켜질 방전셀이 선택된다. 그리고, 서스테인 기간에는 APL에 대응되는 서스테인 필스가 공급되어 어드레스 기간에 선택된 방전셀들에서 서스테인 방전을 일으킨다.

로드 검출부(46)는 서브필드 단위로 맵핑된 데이터를 참조하여 제어신호를 생성한다. 여기서, 제 4서브필드(SF4) 기간동안만 데이터가 공급되지 않기 때문에 로드 검출부(46)는 제 4서브필드(SF4) 기간에 대응되어 제어신호를 생성한다. 파형 발생부(48)는 스캔 구동회로 및 서스테인 구동회로를 제어하여 서스테인 기간동안 APL에 대응되는 갯수의 서스테인 펄스를 공급한다. 그리고, 파형 발생부(48)는 로드 검출부(46)로부터 공급되는 제어신호에 대응되는 서브필드, 즉 제 4서브필드(SF4) 기간동안에는 서스테인 펄스가 공급되지 않도록 스캔 구동회로 및 서스테인 구동회로를 제어한다. 이에 따라, 제 4서브필드(SF4)의 서스테인 기간에는 서스테인 펄스가 공급되지 않고, 이에 따라 불필요한 소비전력의 소모를 방지할 수 있다. 실제로, 본 발명에서는 패널(49)에서는 한 프레임동안 풀 블랙을 표현하는 경우 도 6과 같이 그 프레임에 포함되어 있는 모든 서브필드(SF)의 서스테인 기간동안 서스테인 펄스가 공급되지 않는다.



【발명의 효과】

상술한 바와 같이, 본 발명에 따른 플라즈마 디스플레이 패널의 구동장치 및 구동방법에 의하면 데이터가 공급되지 않는 서브필드의 서스테인 기간동안 서스테인 필스를 공급하지 않고, 이에 따라 불필요한 전력이 소모되는 것을 방지할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세 서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져 야만 할 것이다.



【특허청구범위】

【청구항 1】

한 프레임이 다수의 서브필드를 포함하며.

외부로부터 입력되는 데이터를 미리 저장된 서브필드 패턴에 맵핑하기 위한 서브필드 맵핑부와;

외부로부터 입력되는 데이터에 대응되는 에이피엘(APL)을 계산하고, 계산된 에이피엘에 대응되는 서스테인 펄스 수 정보를 생성하는 에이피엘 계산부와;

상기 서브필드 맵핑부로부터 맵핑된 데이터를 입력받고, 상기 서브필드별 데이터의 공 급유무에 대응되어 제어신호를 생성하기 위한 로드 검출부와;

상기 서스테인 펄스 수 정보 및 제어신호에 대응되어 패널로 공급되는 서스테인 펄스를 제어하기 위한 파형 발생부를 구비하는 것으 특징으로 하는 플라즈마 디스플레이 패널의 구동장치.

【청구항 2】

제 1항에 있어서.

상기 로드 검출부는 다수의 서브필드들 중 상기 데이터가 공급되지 않는 서브필드에 대응되어 상기 제어신호를 생성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치. 【청구항 3】

제 2항에 있어서,



상기 파형 발생부는 상기 제어신호에 대응되는 서브필드의 서스테인 기간동안 상기 서스 데인 펄스가 공급되지 않도록 제어하고, 그 외의 서브필드의 서스테인 기간동안에는 상기 서스데인 필스가 공급되도록 제어하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동장치. 【청구항 4】

한 프레임이 다수의 서브필드를 포함하는 플라즈마 디스플레이 패널의 구동방법에 있어서,

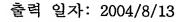
상기 다수의 서브필드에서 데이터가 공급되지 않는 특정 서브필드를 체크하는 단계와,

상기 특정 서브필드의 서스테인 기간동안 서스테인 펄스가 공급되지 않도록 제어하는 단계를 포함하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

【청구항 5】

제 4항에 있어서,

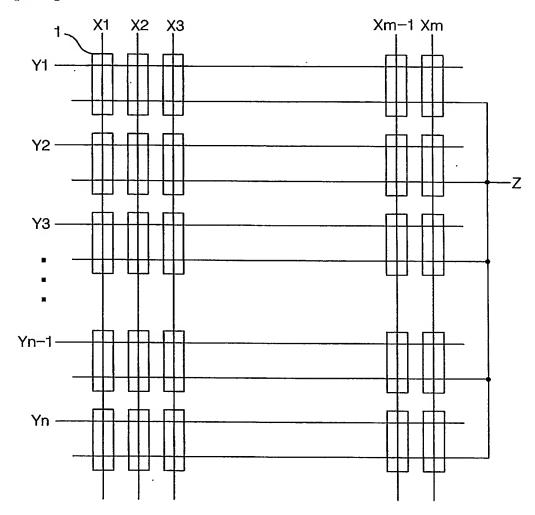
상기 특정 서브필드를 제외한 나머지 서브필드의 서스테인 기간동안에는 상기 서스테인 필스가 공급되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 구동방법.

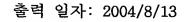




【도면】

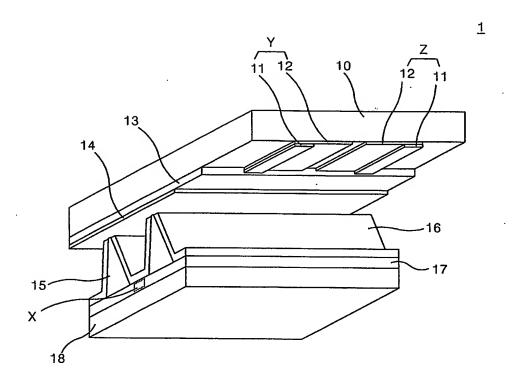




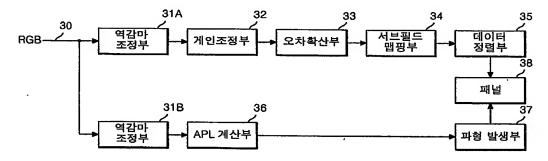




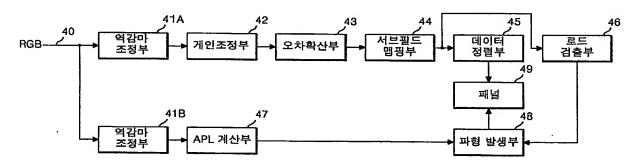
[도 2]



[도 3]

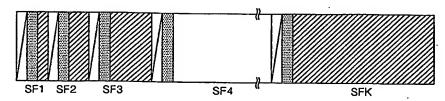


[도 4]





[도 5]



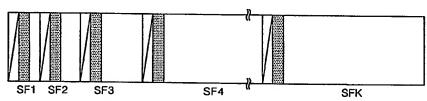
: 리셋 기간

: 어드레스 기간

: 서스테인 기간 (서스테인 펄스 공급)

: 서스테인 기간 (서스테인 펄스 미공급)

[도 6]



: 리셋 기간

: 어드레스 기간

: 서스테인 기간 (서스테인 펄스 미공급)